

# Измерение сигналов DDR с помощью переходника от Agilent

Ай-Ли КУАН (Ai-Lee KUAN)  
Брайн ФЕЦ (Brian FETZ)

**В статье описываются применение переходника пробников для тестирования микросхем BGA (в дальнейшем — «переходник») и связанные с этим проблемы, рассказывается о физической реализации переходника и его влиянии на тестируемую систему, а также об анализе сигналов с помощью ПО исключения элементов схемы. Касаясь методологии проектирования, авторы выделяют важные аспекты, которые надо учитывать для получения наилучших результатов измерений, выполняемых с помощью пробников BGA и обрабатываемых с помощью ПО исключения элементов.**

## Введение

В процессе проверки современных систем памяти основной проблемой по-прежнему остается съем сигнала. Как указано в спецификациях JEDEC, исследуемый сигнал должен измеряться на шариковых выводах модуля DRAM, однако в практических реализациях шариковые выводы корпуса BGA недоступны (по крайней мере, для физического подключения пробника), поскольку располагаются между интегральной схемой и печатной платой или (в компактных конструкциях) между тесно расположенными интегральными схемами. Но даже в тех случаях, когда выводы находятся на печатной плате, редко когда имеются переходные отверстия, обеспечивающие доступ к ним с нижней стороны платы.

## Обзор систем памяти DDR

В архитектуре DDR используется синхронный тактовый сигнал для выборки данных с помощью двунаправленного строба — сигнала DQS. Сигнальные цепи тактовой частоты, управления и адреса имеют одинаковую топологию, что позволяет минимизировать сдвиг фаз между выводами. Упрощенная система памяти DDR3 состоит из контрол-

лера памяти, подающего сигнал на устройство DRAM, которое выступает в роли приемника. В качестве сигнального интерфейса применяется SSTL класса 15 (Stub Series Termination Logic — дифференциальный интерфейс передачи данных с согласующими резисторами, напряжение 1,5 В) с напряжением на оконечной нагрузке  $V_{TT} = 0,75$  В.

Рабочее напряжение сигналов адреса, управления и данных  $V_{DDQ}$  составляет 1,5 В, при этом опорное напряжение  $V_{REF}$  равно 0,75 В.  $R_S$  представляет собой согласующее сопротивление на выходе контроллера памяти, а сопротивление оконечной нагрузки  $R_T$  может изменяться в зависимости от схемотехники системы. Сопротивления соединены дорожкой печатной платы, которая представляет собой линию передачи с характеристическим импедансом  $Z_0$ . Важно отметить, что для простоты мы рассматриваем идеальную линию, поэтому реальную дорожку следует соответствующим образом спроектировать и проверить на соответствие полосе передаваемого сигнала.

## Проблемы снятия сигнала DDR

Поскольку развитие систем памяти сопровождается тенденцией к уменьшению размеров их корпуса, повышению емкости и сни-

жению энергопотребления, конструкции становятся более компактными, а скорости передачи данных растут. Это стимулирует уменьшение размера печатных плат встроенных устройств. В компьютерных системах все большее число DRAM устанавливается на модули DIMM, что позволяет увеличить емкость памяти. Ограниченный размер печатной платы чрезвычайно затрудняет проектирование площадок или выводов, используемых для отладки и измерений, что создает большие проблемы для специалистов-схемотехников, перед которыми встает сложный вопрос — откуда и как снять измеряемый сигнал?

## Решение проблемы — пробник DDR BGA

Добраться до труднодоступных сигналов DDR можно с помощью переходника. Но за это приходится платить тем, что, во-первых, сам по себе переходник BGA является нагрузкой на выход контроллера памяти, а во-вторых — следует учитывать потери сигнала в ответвлении от основной линии передачи. В последней ситуации можно ис-

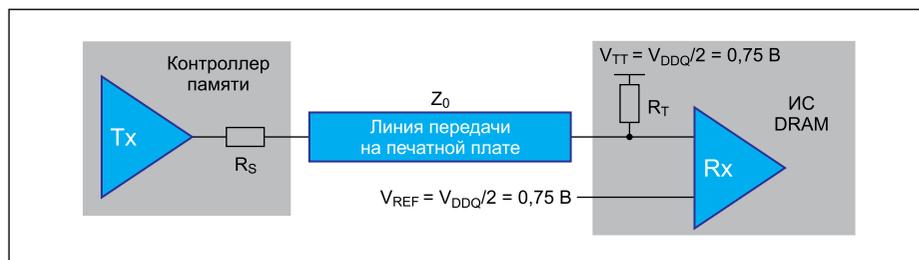


Рис. 1. Типовая схема передачи сигнала DDR

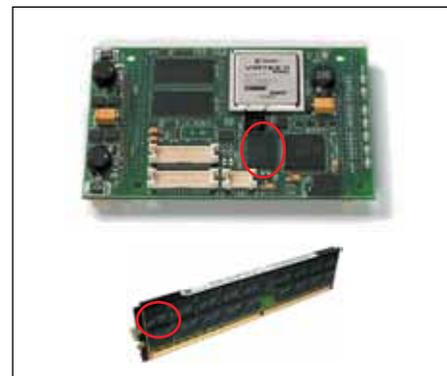


Рис. 2. Ограниченный размер платы не позволяет размещать выводы или контактные площадки на платах и модулях DIMM с плотной компоновкой

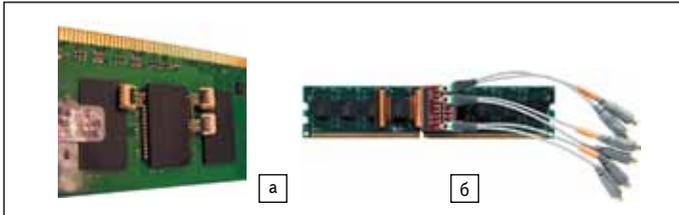


Рис. 3. а) пробник BGA, припаянный в месте соединения микросхемы DRAM с печатной платой; б) припаянные к плате для съема сигнала (головке InfiniiMax ZIF) кабели с разъемами для подключения к осциллографу

пользовать специальное ПО для исключения влияния элементов цепи, которое позволяет корректно выделить нужные сигналы. Но влияние переходника может быть настолько сильным, что станет вредным для системы, поэтому его надо четко представлять для каждой ситуации.

Переходник DDR BGA решает проблему не только ограниченного места на печатной плате, но и позволяет снимать сигнал с DRAM в соответствии со спецификациями JEDEC. Пробник имеет небольшой размер и может припаиваться непосредственно к печатной плате или модулю DIMM с помощью стандартной паяльной станции для корпусов BGA. Сигналы поступают из DRAM на площадки пробника и затем в осциллограф (рис. 3).

#### Реализация переходника DDR BGA

Посмотрим представленную на рис. 4 упрощенную структуру с контроллером и памятью DRAM: переходник подключается в месте соединения ИС DRAM с платой. Поскольку скорость передачи сигналов находится в гигабитном диапазоне, нас серьезно волнует влияние переходника на работоспособность системы. На рис. 4 показана физическая конфигурация с применением переходника, а на рис. 5 — ее электрическая схема. При моделировании, помимо учета скорости передачи данных и длительности фронтов в вашей системе, следует учитывать влияние линии передачи между контроллером памяти и ИС DRAM, а также влияние переходника.

Линия передачи  $TL_{Via}$  представлена длиной переходного отверстия (поперечного сечения) платы переходника. Для современных скоростей передачи (1866) эту длину можно считать равной нулю (составляет приблизительно четверть волны сигнала частотой  $\sim 50$  ГГц). Показанный на схеме резистор  $R_1$  (он называется демпфирующим и является неотъемлемым элементом современных высокочастотных

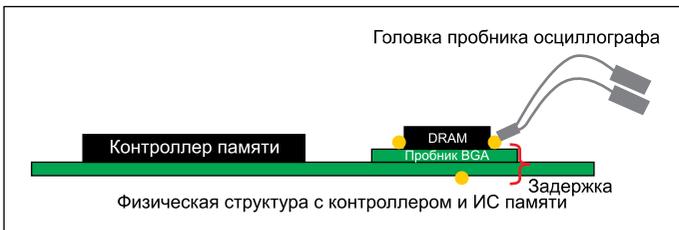


Рис. 4. Переходник BGA и подключение пробника осциллографа



Рис. 5. Модель системы DDR с переходником

пробников) встроен в переходник и имеет сопротивление  $\sim 80$  Ом. Линия передачи переходника DDR BGA обычно определяется шагом выводов корпуса BGA и маршрутом прохождения сигнала: как правило, она имеет характеристический импеданс 50–100 Ом и длину около 1 см. И наконец, пробник осциллографа нагружает линию передачи переходника импедансом  $Z_{проб}$ .

#### Эффект, оказываемый пробником DDR BGA как нагрузкой

Очень важно отметить, что комбинация переходник/пробник создает эффект нагрузки. Независимо от способа обработки сигнала, снятого с помощью проводника, его физическая структура вызывает некоторое ухудшение сигнала, а это означает, что система памяти, будучи на пределе своих характеристик, может перестать работать или внутренняя диагностика покажет ухудшение ее параметров. Ниже приведен пример модели пробника W2635A DDR3 BGA с применением модели нагрузки, показанной на рис. 6.

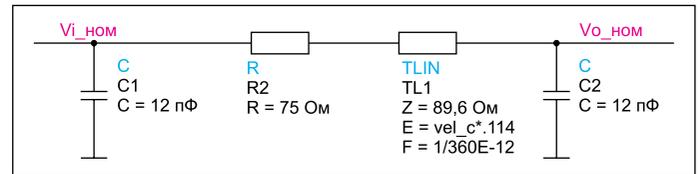


Рис. 6. Модель пробника W2635A DDR3 BGA как нагрузки

Емкость переходного отверстия моделируется равной 0,12 пФ, а сопротивление переходника — 75 Ом. Пробник осциллографа подключен к выводу через переходное отверстие, которое моделируется как конденсатор емкостью  $\sim 0,12$  пФ, а внутренняя линия переходника характеризуется импедансом  $Z_0$  ( $\sim 90$  Ом), длиной и коэффициентом замедления переходника. Эффект, оказываемый этой моделью нагрузки, проиллюстрирован на рис. 7, где сравниваются напряжения  $V_s$ ,  $V_i$  и  $V_o$ . Мы выполнили оценку, используя значения скорости передачи данных 1867 Мбит/с и длительности фронта 150 пс по уровню 20/80.

$V_s$  — напряжение в точке съема сигнала до момента прикладывания нагрузки переходника,  $V_i$  — напряжение в точке съема сигнала с приложенной нагрузкой переходника,  $V_o$  — напряжение на накопичке дифференциального пробника (N5381A, головка пробника Infiniium).

На рис. 7 показаны результаты моделирования сигналов с помощью идеального источника с импедансом 25 Ом (параллельное сопротивление передатчика и приемника).

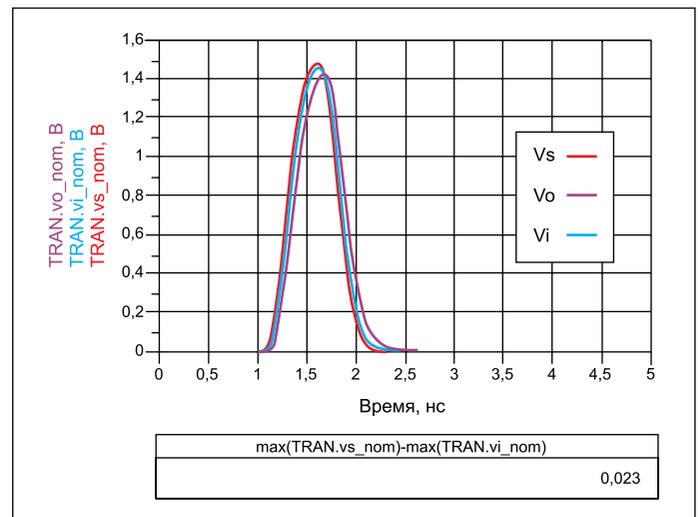


Рис. 7. Модель, показывающая падение напряжения на пробнике BGA (W2635A), равное 0,023 В ( $V_s - V_i$ )

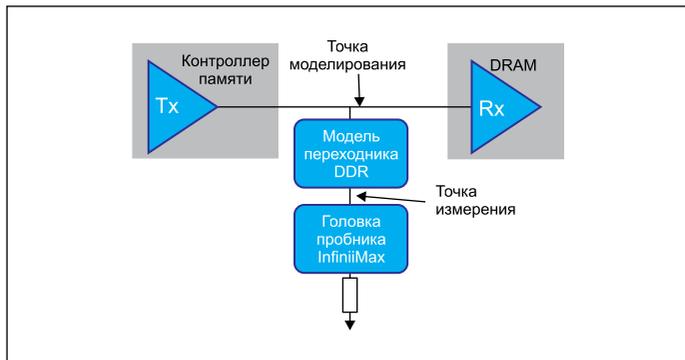


Рис. 8. Блок-схема системы для анализа исключения элементов



Рис. 9. График s-параметров, сравнивающий измеренные s-параметры с полученными из модели

Показанное на рис. 7 падение напряжения на нагрузке равно 23 мВ (разность между идеальным  $V_s$  и реальным  $V_i$ ). Появление сбоев системы памяти в этой точке показывает, что здесь могут присутствовать другие неоднородности канала (неравномерности характеристик, потери, отражения и т. п.), не относящиеся к пробнику BGA и не учтенные в процессе проектирования системы. Как говорилось выше, если линия передачи между контроллером памяти и DRAM имеет плохие характеристики или выходной импеданс контроллера памяти и входной импеданс DRAM значительно отличаются от смоделированных значений, то реальная характеристика будет хуже, то есть значения  $V_o$  и  $V_i$  уменьшатся. Напряжение  $V_o$  на выходе переходника снижается примерно на 7%. Эта разница вполне приемлема до тех пор, пока предсказуема: она может измеряться и применяться к алгоритму исключения элементов для улучшения измерения  $V_i$ .

**Измерение сигналов с помощью переходника DDR BGA**

После того как с помощью программ моделирования учтено влияние переходника BGA как нагрузки, а проверка дала хорошие результаты, можно переходить к оценке сигналов. Осциллограф может захватить сигнал, поступающий с пробника (показанного на рис. 4). Для моделирования съема сигнала с выводов ИС DRAM начнем с блочной модели используемых элементов — она представлена на рис. 8, где с целью упрощения отсутствует линия передачи между контроллером памяти и ИС DRAM. Кроме блока переходника BGA, здесь показан и еще один блок — головка пробника InfiniiMax, которая его нагружает. Для последнего компания Agilent предлагает модели нагрузки всех высокоскоростных пробников, поэтому вы можете выбрать одну из них в соответствии с используемым дифференциальным пробником. Нас интересует блок переходника, показанный на рисунке как «модель переходника DDR». Этот блок можно определить файлом s-параметров или смоделировать его с помощью дискретных элементов, как показано на рис. 6. Одно из преимуществ

дискретной модели заключается в том, что изменение величины резистора или длины линии от одного вывода до другого можно учитывать не измеряя s-параметры для каждой интересующей нас линии DDR. Другое преимущество — отсутствие таких паразитных факторов, как шум или низкочастотный дрейф. Усиление ( $S_{21}$ ) показано на рис. 9 как для измеренной, так и для дискретной модели.

С помощью ПО преобразования осциллограмм InfiniiSim (для осциллографов Agilent Infiniium) мы можем представить систему, приведенную на рис. 8, девятью блоками общего назначения, как показано на рис. 10 (изменены для экономии места).

Не зная точных значений выходного сопротивления передатчика и выходного сопротивления приемника, будем полагать их равными 50 Ом. Обратите внимание: для повышения точности моделирования нужно знать все значения импедансов в модели. Продолжая предыдущее обсуждение, можно заключить, что блок P привязан к файлу s-параметров, относящемуся к нагрузке используемого пробника; блоки E и D представляют собой модель переходника; блок D соответствует шунтирующей емкости пере-

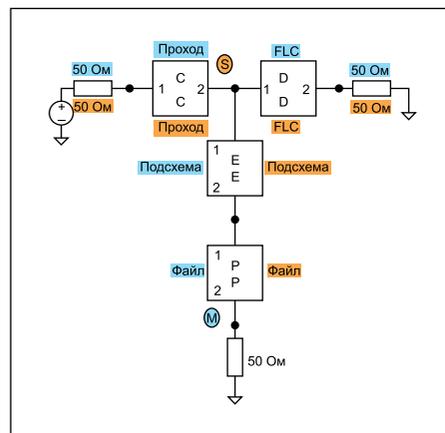


Рис. 10. Модель DDR в InfiniiSim с описаниями

ходного отверстия переходника, а встроенный резистор, линия передачи и емкость наконечника пробника представлены блоком E. И наконец, блок S является дополнительным: будучи «проходным», он обладает нулевыми потерями и нулевой задержкой (идеальная перемычка). Дублирующиеся имена каждого блока указывают на реальные (выделены синим фоном) и смоделирован-

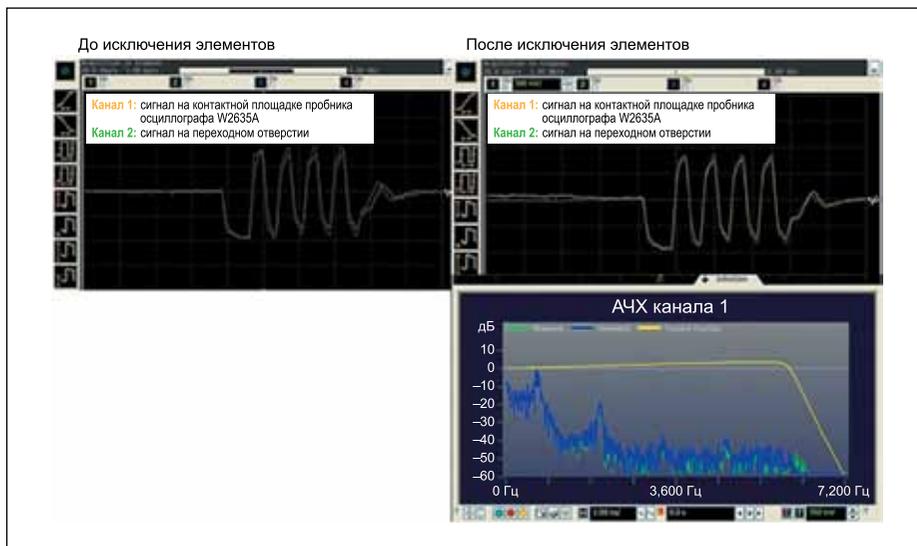


Рис. 11. Успешное исключение элементов схемы обеспечивает хорошее представление сигнала на переходном отверстии

ные (выделены коричневым фоном) значения. В данном случае нас интересует только узел, в котором присутствует S, а не отличия смоделированной схемы измерения от фактической. Обратите внимание, что если выбрать для модели блока E значение Open («Разомкнуто»), то это будет соответствовать идеальному пробнику — его влияние не учитывается. ПО InfiniiSim создает передаточную функцию между точкой измерения (где установлен пробник) и узлом, который вы хотите проанализировать (точкой моделирования). На рис. 10 эти точки обозначены символами M и S. Передаточная функция получена в частотной области и преобразована во временную область. Получив импульсную характеристику во временной области, мы применяем свертку реального времени в осциллографе Infiniium, в результате чего захваченный сигнал мгновенно преобразу-

ется в соответствии с сигналом в интересующем нас узле (в данном случае на переходном отверстии или шариковом выводе BGA). Примерные результаты показаны на рис. 11.

### Заключение

В связи с нарастающей потребностью в уменьшении размеров носителей и повышении быстродействия памяти ее проверка становится чрезвычайно трудной, а подчас и невозможной без специальных устройств, обеспечивающих доступ к сигналам DRAM. К числу последних относится решение Agilent для тестирования DDR, в состав которого входит переходник W2635A. Следует понимать, что такие устройства представляют собой некоторую нагрузку, которую надо учитывать на этапе проектирования, чтобы оценить влияние топологии и параметров

компонентов на эффективность проверки. Используя эти устройства от Agilent, необходимо учитывать такие системные параметры, как выходное сопротивление источника сигнала и входное сопротивление приемника, длину линии, потери и характеристические импедансы, которые могут серьезно влиять на измеряемые характеристики. Измерение сигналов с помощью пробников и переходников, особенно в высокоскоростных системах, требует применения ПО исключения элементов схемы, такого как Agilent InfiniiSim (набор инструментов для преобразования сигналов). В настоящей статье рассмотрен вариант применения такой программы. S-параметры, ранее применявшиеся в основном для беспроводных систем, теперь используются и для отображения сигналов DDR, снимаемых в труднодоступных местах. ■